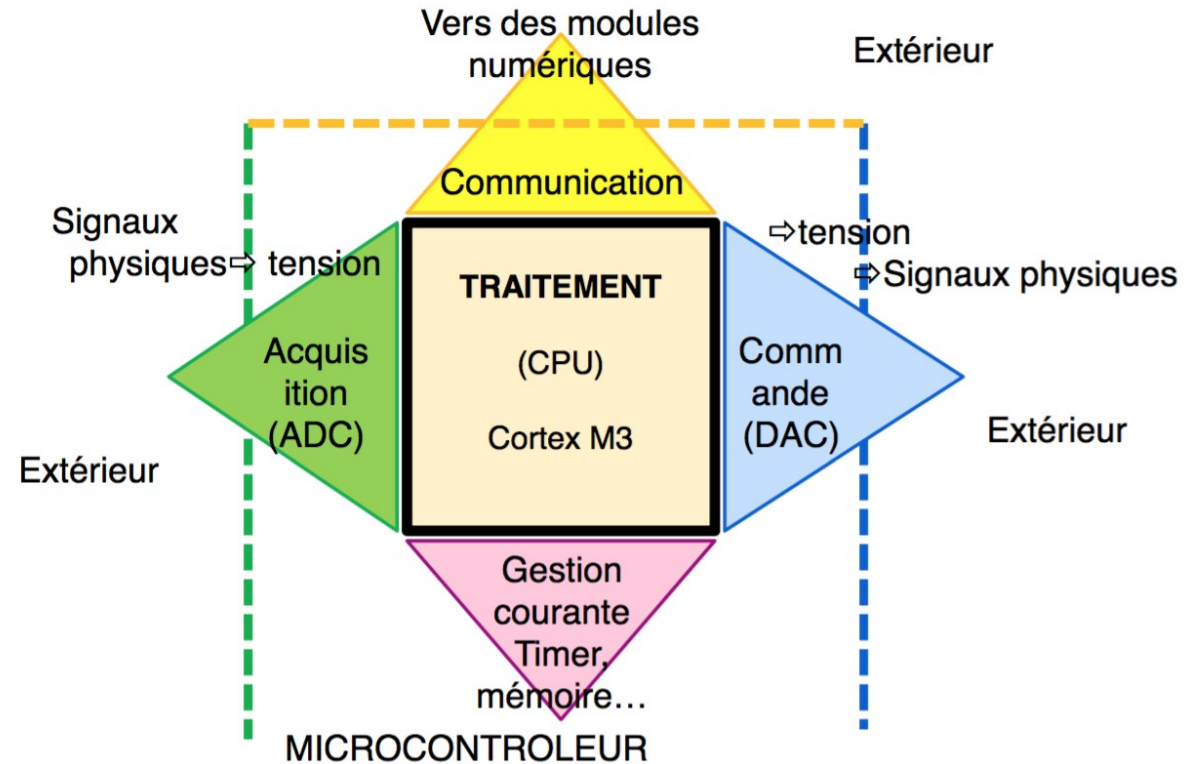


GPIO



- ❑ **GPIO - General Purpose Input Output**
 - ❑ Généralités / Fonctionnalité des GPIO
 - ❑ Configuration
 - ❑ Résumé
 - ❑ Documentation

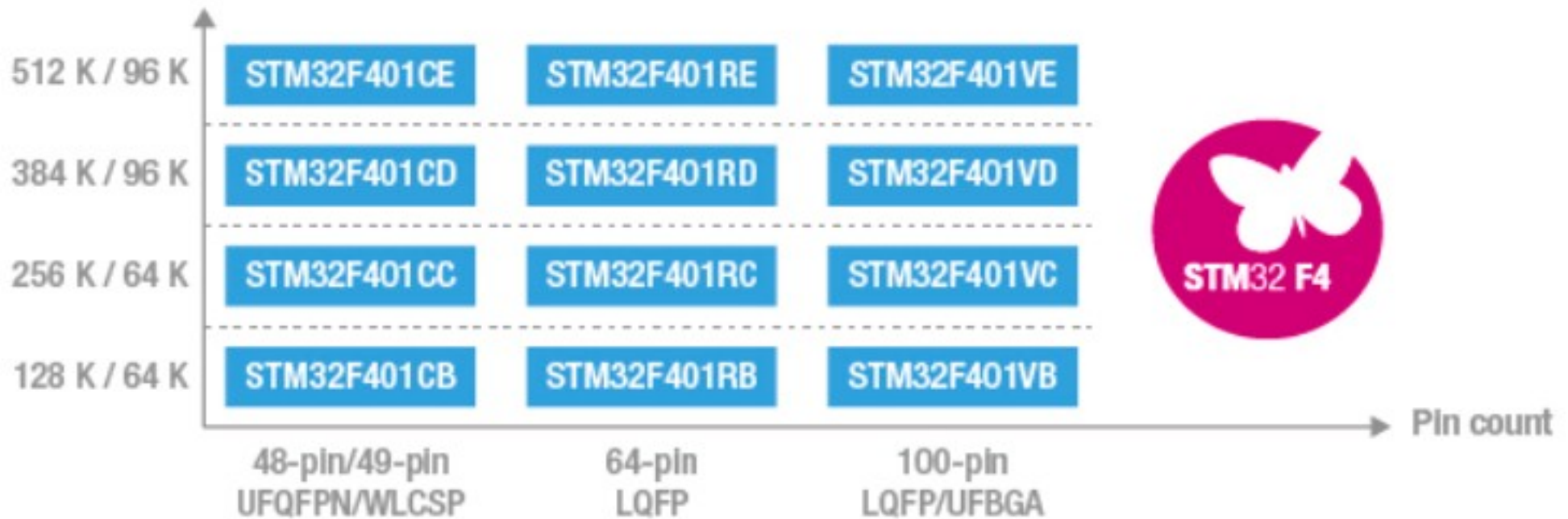
- A quoi servent les broche d'E/S ?
 - Elles sont les interfaces entre le microcontrôleur (et ses périphériques internes) et son environnement



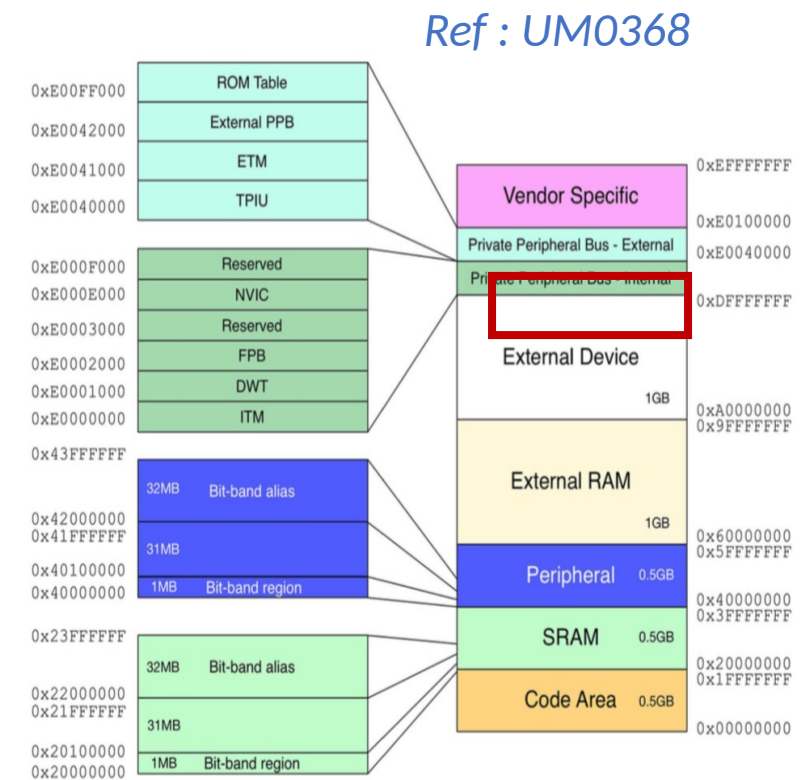


Généralités

- La famille des STM32F401 est dotée de plusieurs configurations et package conditionnant le nombre de broches d'E/S disponibles.



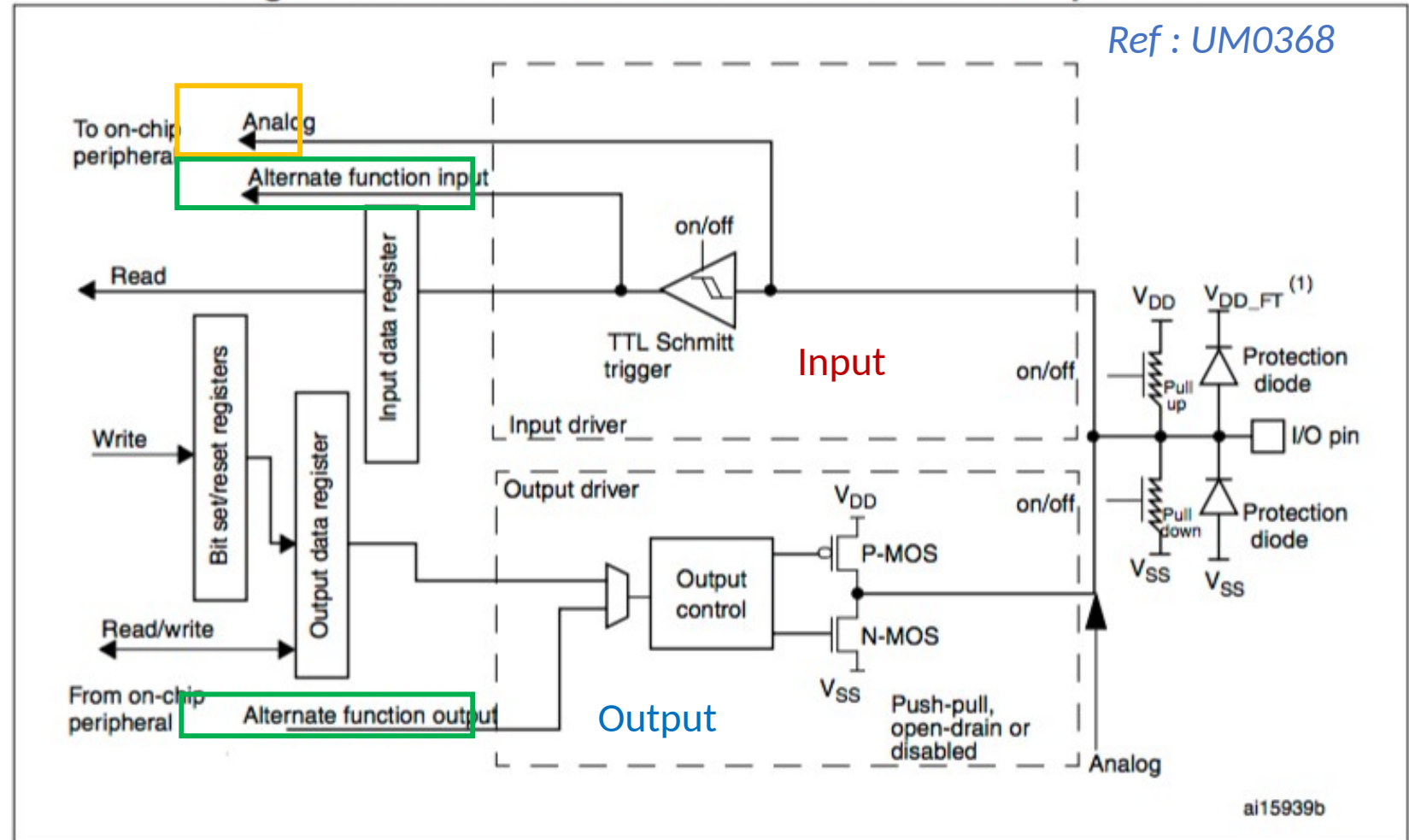
- ❑ Les broches d'E/S d'un microcontrôleur :
 - ❑ Sont **bidirectionnelles et configurables** :
 - ❑ Chaque broche supporte différents modes de fonctionnement :
 - ❑ Entrée
 - ❑ Sortie
 - ❑ Analogique
 - ❑ Autres fonctionnalités
 - ❑ Sont regroupées sur des ports, de GPIOA à GPIOE
 - ❑ Tous les ports d'E/S sont configurés à l'aide de registres dédiés, placés dans l'espace mémoire :



Généralités

- ❑ Structure d'une broche d'un port d'E/S
- ❑ 4 modes :
 - ❑ **Input**
 - ❑ **Output**
 - ❑ **Analog**
 - ❑ **Fonction alternative**

Figure 16. Basic structure of a five-volt tolerant I/O port bit



❑ Les broches d'E/S d'un microcontrôleur :

Ref : UM0368

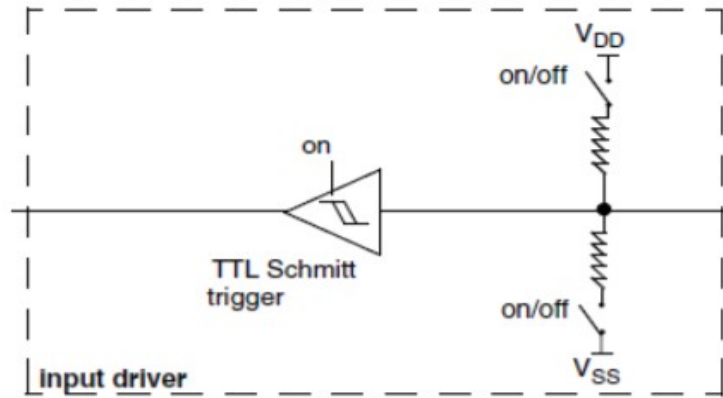
❑ **Pour une entrée :**

- ❑ Le microcontrôleur agit comme un voltmètre, il observe le potentiel de la broche.
- ❑ Une broche configurée en entrée présente donc une **impédance élevée** (courant parcourant la broche très faible)
- ❑ Le potentiel peut varier en fonction du circuit connecté ; on parle alors d'entrée flottante
 - ❑ **Besoin de fixer le potentiel de repos (éviter les entrées flottantes)**
 - ❑ **Utilisation de résistance de tirage (Pull-Up ou Pull-Down)**

NB : Lors du reset, toutes les broches d'E/S d'un uC sont généralement configurées en entrées

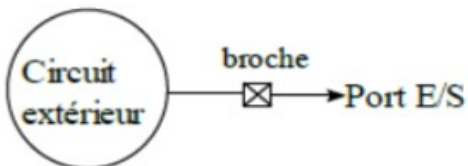
❑ Rappel :

- Configuration des broches entrées ?



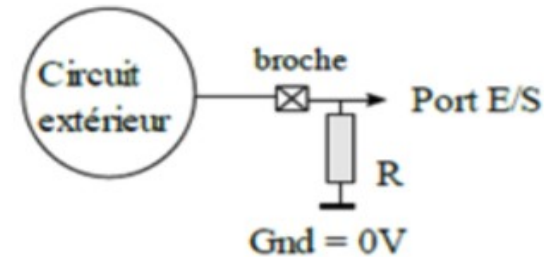
- Utilisation de résistance de tirage
 - Pull-up : l'état par défaut est l'état haut
 - Pull-down : l'état par défaut est l'état bas

Floating Input



- Besoin de fixer le potentiel de repos (éviter les broches flottantes)

Pull Up/Pull down

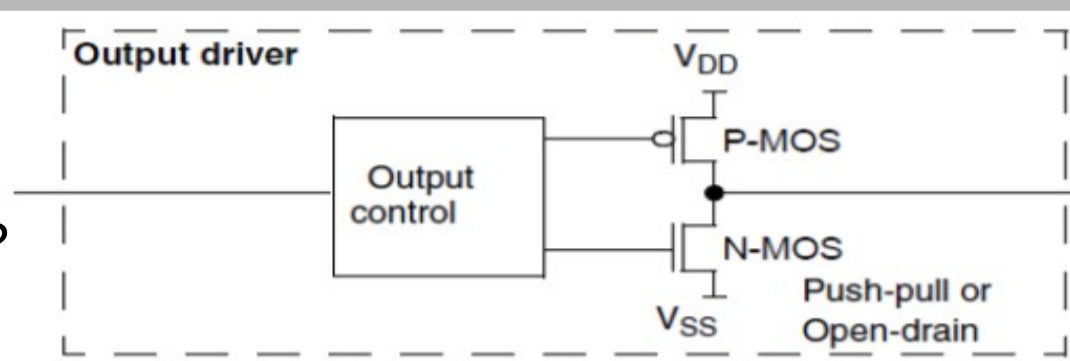


- ❑ Les broches d'E/S d'un microcontrôleur :
 - ❑ **Pour une sortie :**
 - ❑ C'est le microcontrôleur qui impose le potentiel de la broche
 - ❑ Généralement '0' -> 0V et '1' -> généralement 3,3V ou 5V
 - ❑ La broche se comporte comme une source de tension et ne peut délivrer qu'un courant limité
 - ❑ Deux configurations possibles : Push-Pull ou Drain-Ouvert

Généralités

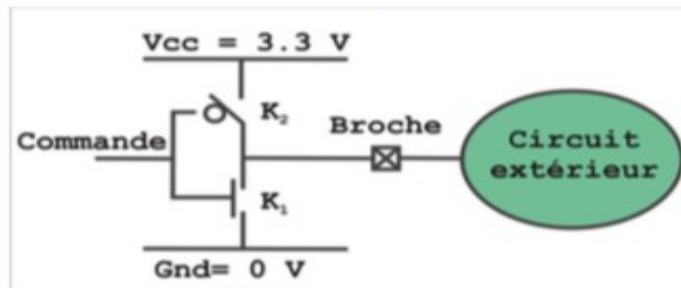
Rappel :

- Configuration des broches de sortie ?



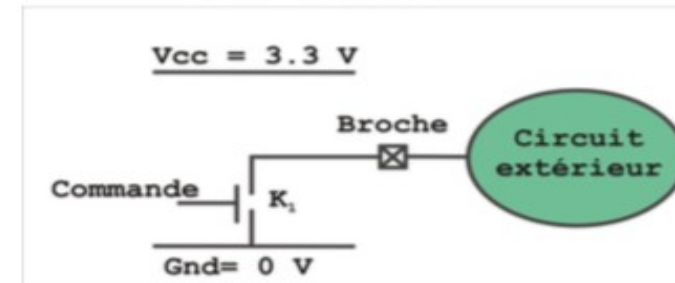
Ref : UM0368

Push-pull



Les deux transistors N et P sont activés.
Le potentiel de la broche vaut Gnd ou Vcc.
Le GPIO impose le potentiel.

Open Drain

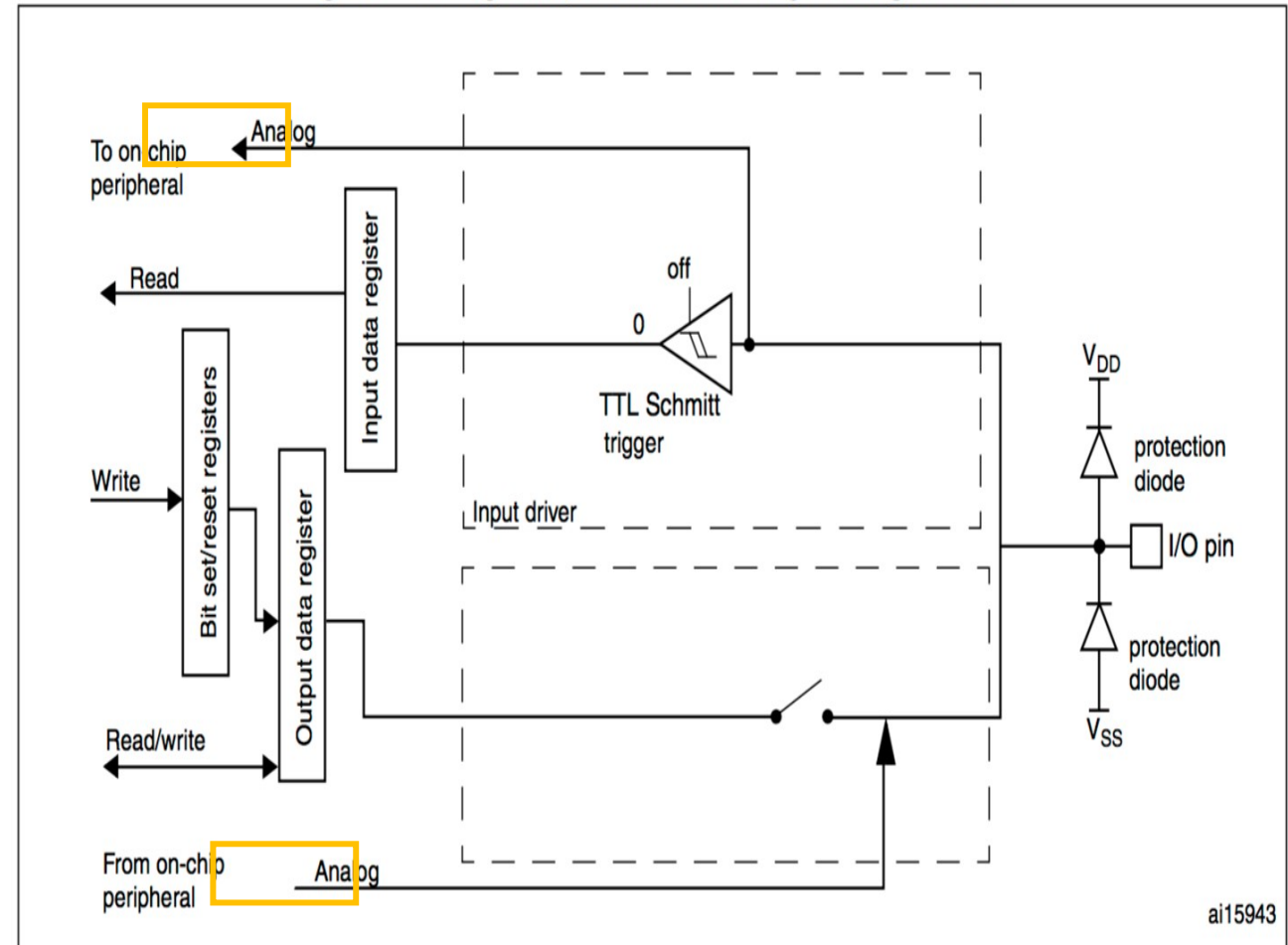


Seul le transistor N est activé.
Le port ne peut que forcer le potentiel de la broche à GND.
Si l'interrupteur est ouvert, le circuit extérieur fixe le potentiel de la broche.

Le mode Analogique

- Permet de lire ou délivrer un signal analogique
- Attention à ne pas appliquer de tension trop élevée ou négative:
 - Risque d'endommager le microcontrôleur
 - *Se référer à la doc. constructeur si besoin*

Figure 21. High impedance-analog configuration





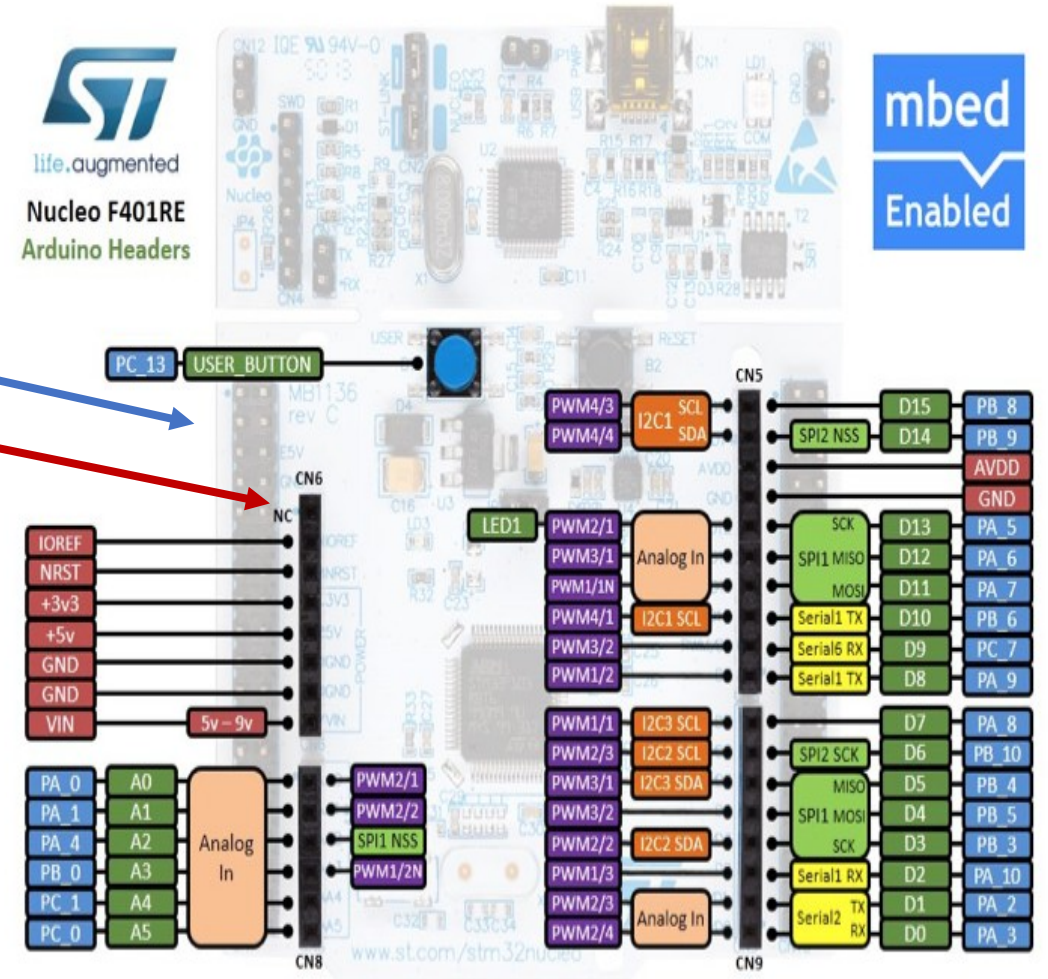
- Les fonctions alternatives des broches des GPIOs :
 - Permet d'ajouter des fonctionnalités aux broches d'E/S
 - Timer
 - I2C
 - USART
 - SPI
 - ADC
 - USB
 - JTAG
 - Capteur de température
 - Audio PLL (8kHz-192kHz)
 - ...



Configuration des GPIOs

□ Pour le STM32F446RE, des connecteurs additionnels compatibles **Arduino** et **ST morpho** sont disponibles

□ L'utilisation de ces broches se fait par configuration des broches d'entrées-sorties

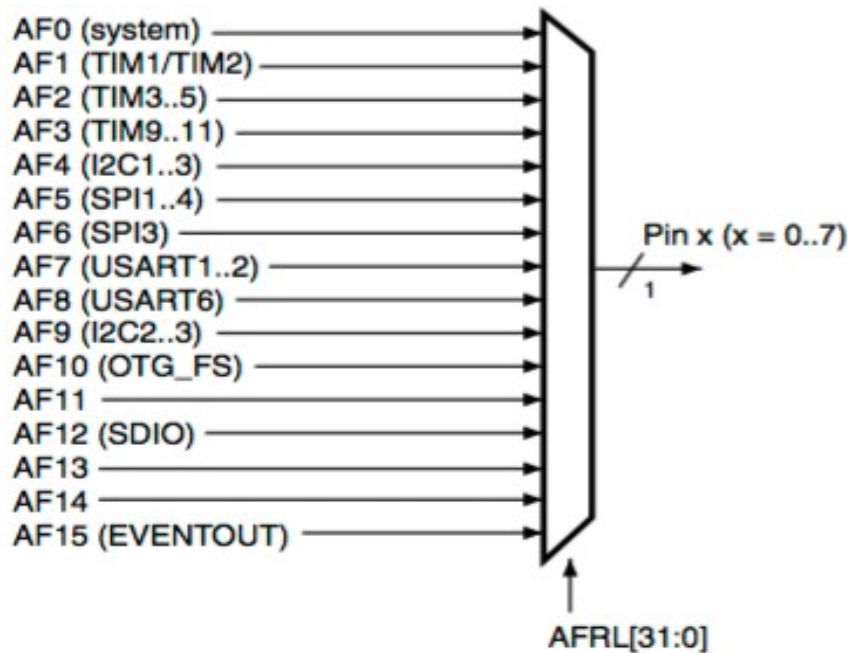




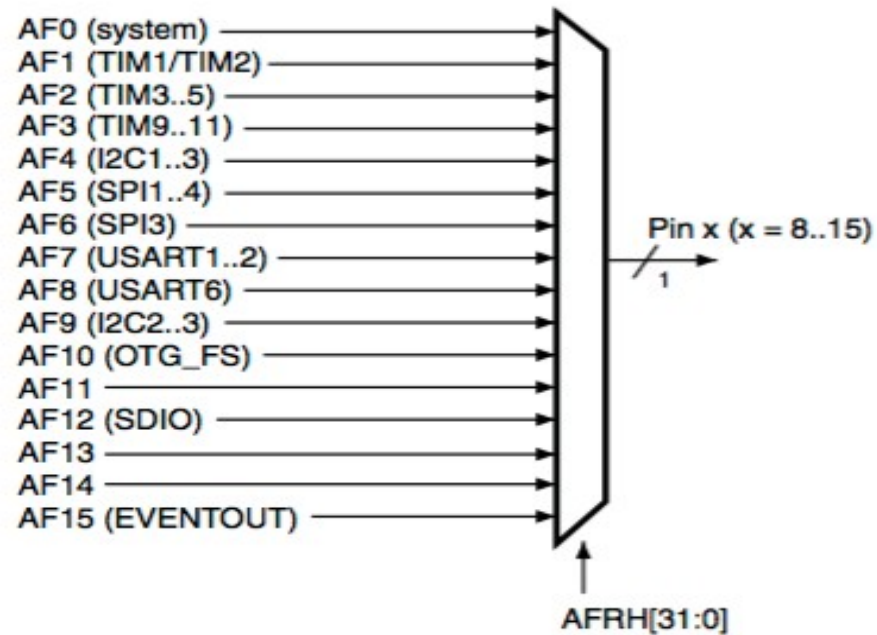
Fonctionnalités des GPIOs

☐ Sélection des fonctions alternatives : **Le multiplexage**

- Chaque broche du MCU est connectée à différents périphériques
- Sélection d'une fonction parmi 16 possibles via les registres GPIOx_AFRL(H)



For pins 8 to 15, the GPIOx_AFRH[31:0] register selects the dedicated alternate function





Fonctionnalités des GPIOs

☐ Sélection des fonctions alternatives : **Le multiplexage**

- Sélection d'une fonction parmi 16 possibles via les registres GPIOx_AFRL(H)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
AFRL7[3:0]				AFRL6[3:0]				AFRL5[3:0]				AFRL4[3:0]			
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
AFRL3[3:0]				AFRL2[3:0]				AFRL1[3:0]				AFRL0[3:0]			
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

Pour chaque broche, 4 bits de sélection permettant le pilotage du multiplexeur et donc le choix parmi 16 (2^4) fonctions alternatives (0-15)



□ Registres **de contrôle** des ports

- Le contrôle des ports s'effectue via 4 registres 32-bits spécifiques :
 - GPIOx_MODER
⇒ Direction (mode) des I/Os (input, output, AF, analog)
 - GPIOx_OTYPER
⇒ Définit le type de la sortie (push-pull, drain-ouvert)
 - GPIOx_OSPEEDR
⇒ Définit la vitesse de commutation de la sortie
 - GPIOx_PUPDR
⇒ Sélection du pull-up/pull-down



Configuration des GPIOs

☐ Registre GPIOx_MODER : sélection du mode

- 4 valeurs possibles pour chaque broche
 - '00' Input (reset state)
 - '01' General purpose output mode
 - '10' Alternate Function mode
 - '11' Analog mode

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
MODER15[1:0]		MODER14[1:0]		MODER13[1:0]		MODER12[1:0]		MODER11[1:0]		MODER10[1:0]		MODER9[1:0]		MODER8[1:0]	
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
MODER7[1:0]		MODER6[1:0]		MODER5[1:0]		MODER4[1:0]		MODER3[1:0]		MODER2[1:0]		MODER1[1:0]		MODER0[1:0]	
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw



Configuration des GPIOs

☐ Registre GPIOx_OTYPER : sélection du type de sortie

- 2 valeurs possibles
 - '0' sortie en push-pull (reset state)
 - '1' sortie en drain ouvert

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Reserved															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
OT15	OT14	OT13	OT12	OT11	OT10	OT9	OT8	OT7	OT6	OT5	OT4	OT3	OT2	OT1	OT0
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw



Configuration des GPIOs

☐ Registre GPIOx_OSPEEDR :

➤ sélection de la vitesse de commutation des sorties

- 4 valeurs possibles (Fmax dépendant de VDD)
 - '00' Low speed (max [2-8]MHz)
 - '01' Medium speed (max [12,5-50]MHz)
 - '10' Fast speed (max [25-100]MHz)
 - '11' High speed (max [50-180]MHz)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
OSPEEDR15 [1:0]		OSPEEDR14 [1:0]		OSPEEDR13 [1:0]		OSPEEDR12 [1:0]		OSPEEDR11 [1:0]		OSPEEDR10 [1:0]		OSPEEDR9 [1:0]		OSPEEDR8 [1:0]	
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
OSPEEDR7[1:0]		OSPEEDR6[1:0]		OSPEEDR5[1:0]		OSPEEDR4[1:0]		OSPEEDR3[1:0]		OSPEEDR2[1:0]		OSPEEDR1 [1:0]		OSPEEDR0 [1:0]	
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

Si F > 50MHz,
besoin de
cellule de
compensation

Configuration des GPIOs

- Registre GPIOx_PUPDR : mise en œuvre du pull-up/pull-down
 - 4 valeurs possibles :
 - '00' no pull-up, no pull-down
 - '01' pull-up
 - '10' pull-down
 - '11' reserved

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
PUPDR15[1:0]		PUPDR14[1:0]		PUPDR13[1:0]		PUPDR12[1:0]		PUPDR11[1:0]		PUPDR10[1:0]		PUPDR9[1:0]		PUPDR8[1:0]	
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PUPDR7[1:0]		PUPDR6[1:0]		PUPDR5[1:0]		PUPDR4[1:0]		PUPDR3[1:0]		PUPDR2[1:0]		PUPDR1[1:0]		PUPDR0[1:0]	
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw



Configuration des GPIOs

Registres de données des ports

- Registres de données d'entrée (accessibles en lecture) :
 - GPIOx_IDR (Input Data Register)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Reserved															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
IDR15	IDR14	IDR13	IDR12	IDR11	IDR10	IDR9	IDR8	IDR7	IDR6	IDR5	IDR4	IDR3	IDR2	IDR1	IDR0
r	r	r	r	r	r	r	r	r	r	r	r	r	r	r	r

- GPIOx_ODR (OutputData Register)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Reserved															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ODR15	ODR14	ODR13	ODR12	ODR11	ODR10	ODR9	ODR8	ODR7	ODR6	ODR5	ODR4	ODR3	ODR2	ODR1	ODR0
r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w	r/w



Configuration des GPIOs

□ Registres de set/reset des ports

- GPIOx_BSRR (Bit Set/Reset Register)
 - Ce registre permet de mettre à 1 ou à 0 le(s) bit(s) du registre de données de sortie (Output Data Register)
 - Exemples :
 - En écrivant un '1' dans BR10, on met à '0' le bit 10 du registre ODR
 - En écrivant un '1' dans BS4, on met à '1' le bit 4 du registre ODR

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
BR15	BR14	BR13	BR12	BR11	BR10	BR9	BR8	BR7	BR6	BR5	BR4	BR3	BR2	BR1	BR0
w	w	w	w	w	w	w	w	w	w	w	w	w	w	w	w
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
BS15	BS14	BS13	BS12	BS11	BS10	BS9	BS8	BS7	BS6	BS5	BS4	BS3	BS2	BS1	BS0
w	w	w	w	w	w	w	w	w	w	w	w	w	w	w	w



- ❑ Mécanisme de verrouillage des GPIO
 - Il est possible de figer la configuration d'un port via l'écriture d'une séquence binaire spécifique (LOCK) dans le registre GPIOx_LCKR
 - Verrouillage des registres de contrôle (GPIOx_MODER, GPIOx_OTYPER, GPIOx_OSPEEDR, GPIOx_PUPDR, GPIOx_AFRL et AFRH)
 - Déblocage au prochain reset

- ❑ Les GPIOs sont l'interface du microcontrôleur avec le monde extérieur.
- ❑ Les broches d'E/S sont
 - ❑ configurables;
 - ❑ bidirectionnelles;
 - ❑ regroupées sur des ports.

Exercice

- ❑ On souhaite allumer une LED présente sur le port B (broche 12) dès que l'on détecte un état haut sur la broche 2 du port A.
 - ⇒ En Théorie : Quels sont les registres à configurer et comment ?
 - ⇒ En Pratique : Réaliser le programme via mbed



- ❑ ST Microelectronics, *STM32F401xB/C and STM32F401xD/E advanced ARM-based 32-bit MCUs*, RM0368, Reference Manual, May 2015
http://www.st.com/content/ccc/resource/technical/document/reference_manual/5d/b1/ef/b2/a1/66/40/80/DM00096844.pdf/files/DM00096844.pdf/jcr:content/translations/en.DM00096844.pdf